

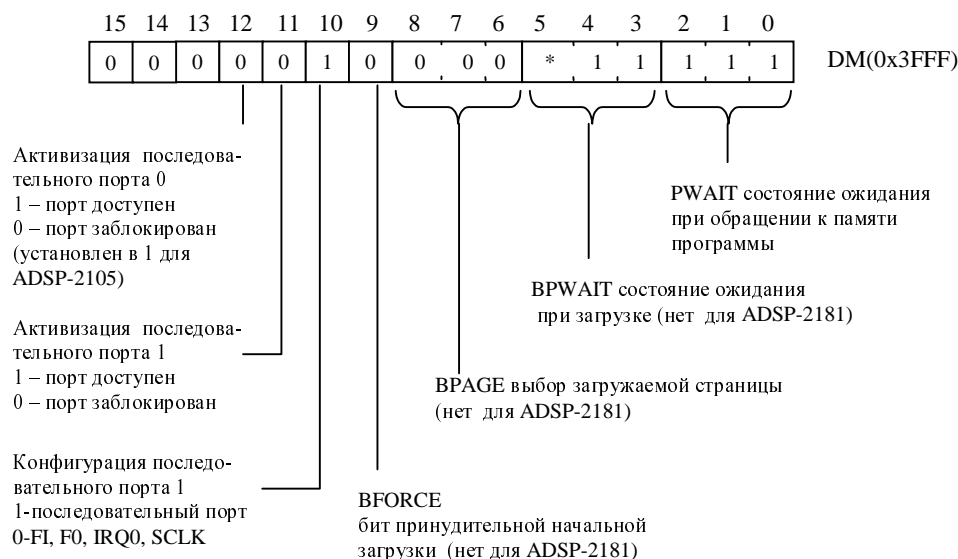
Приложение Е РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Е.1 ОБЗОР

В данном приложении приведены описания бит, 1) отображенных в карте памяти регистров управления и 2) других (не отображенных в карте памяти) регистров управления и состояния для всех процессоров семейства ADSP-21xx. Эти регистры приводятся в порядке убывания их адресов. На схемах отражены значения бит, устанавливаемые по умолчанию после перезапуска. Если такие значения не показаны, значит эти биты не определены после перезапуска. Резервные биты показаны серым цветом. Эти биты всегда должны быть записаны нулями.

Отображенные в карте памяти регистры

Регистр управления системой



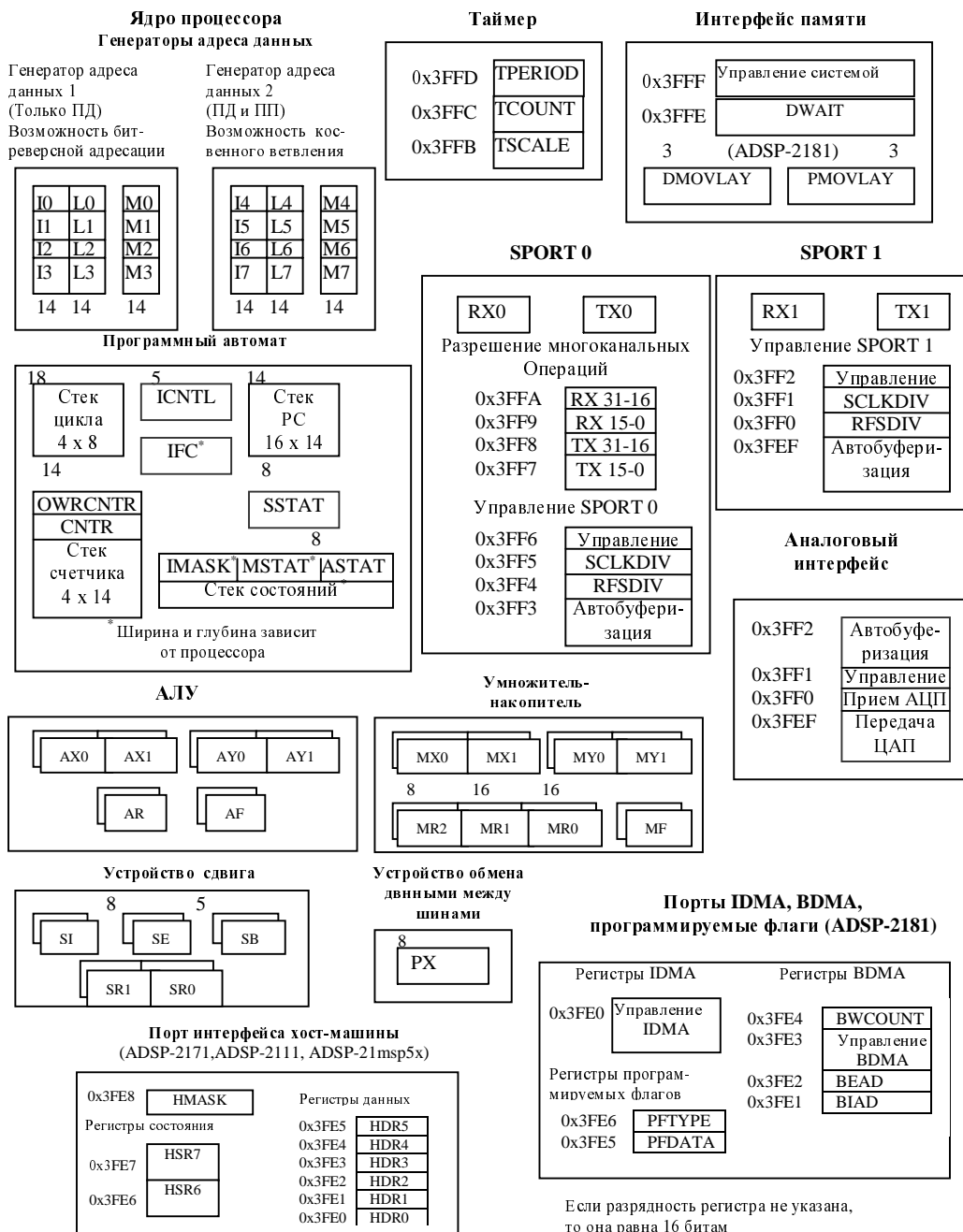
Примечание :

*бит 5 устанавливается равным 1 в процессорах ADSP-2171,ADSP-21msp58/59,

бит 5 первоначально установлен в 0 в процессорах ADSP-2101,ADSP-2105,ADSP-2115, ADSP-2111.

Приложение Е

РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ



Приложение Е

РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистр управления состояниями ожидания при обращении к памяти данных

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	DM(0x3FFE)
		DWAIT4		DWAIT3		DWAIT2		DWAIT1		DWAIT0						
		или		или		или		или		или						
		DWAIT		IOWAIT3		IOWAIT2		IOWAIT1		IOWAIT0						
		(ADSP-2181)		(ADSP-2181)		(ADSP-2181)		(ADSP-2181)		(ADSP-2181)						
Определяет доступ к ПЗУ (ADSP-21msp59, ADSP-2172): 1 – доступно, 0 – блокируется (для всех других процессоров устанавливается 0)																

Регистры таймера

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TPERIOD Регистр периода																DM(0x3FFD)
TCOUNT Регистр счетчика																DM(0x3FFC)
0	0	0	0	0	0	0	0	TSCALE Регистр масштабирования								DM(0x3FFB)

Регистры разрешения многоканального приема/передачи слов данных SPORT0 (нет в ADSP-2105)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	Разрешение приема слова
																DM(0x3FFA)
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
																DM(0x3FF9)
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	Разрешение приема слова
																DM(0x3FF8)
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
																DM(0x3FF7)

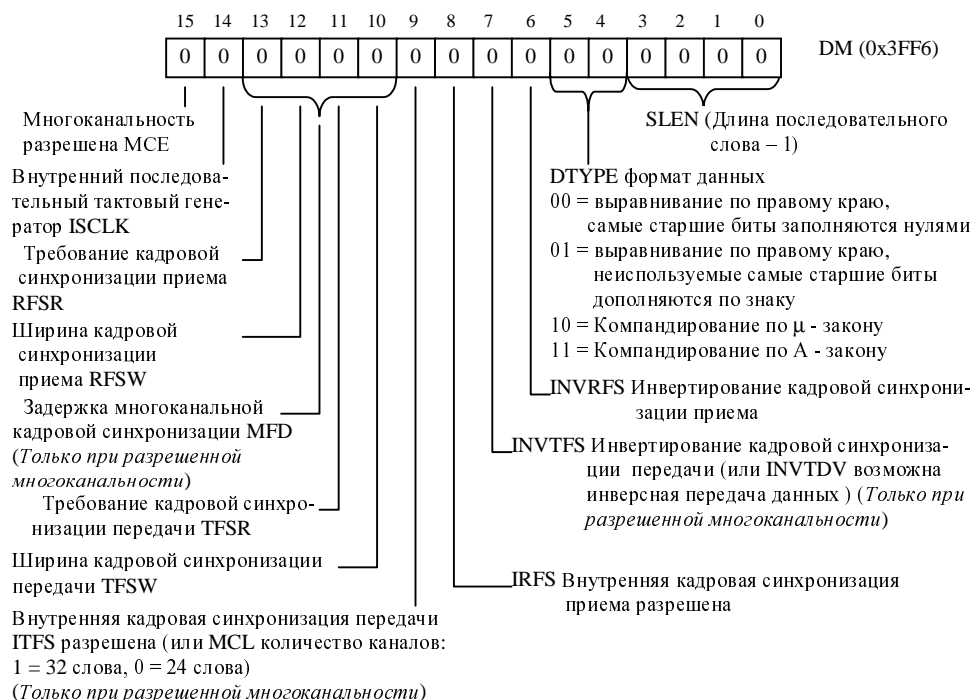
1 = Канал доступен
2 = Канал игнорируется

Приложение Е

РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

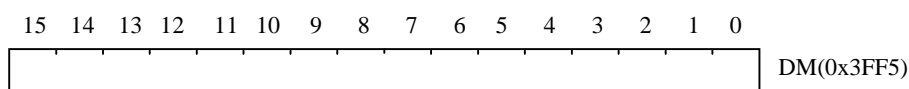
Регистры, отображенные в карте памяти

Регистр управления SPORT0: 0x3FF6
(нет в ADSP-2105)



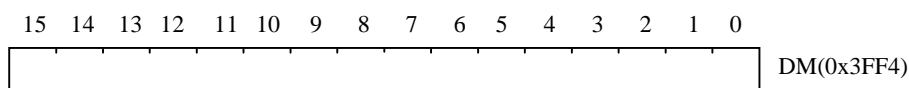
SPORT0 SCLDIV (Нет в ADSP-2105)

Модуль деления последовательных тактовых импульсов



SPORT0 RFSDIV

Модуль деления кадровых синхроимпульсов приема



$$\text{SCLDIV} = \frac{\text{частота CLKOUT}}{2 * (\text{частота SCLK})} - 1$$

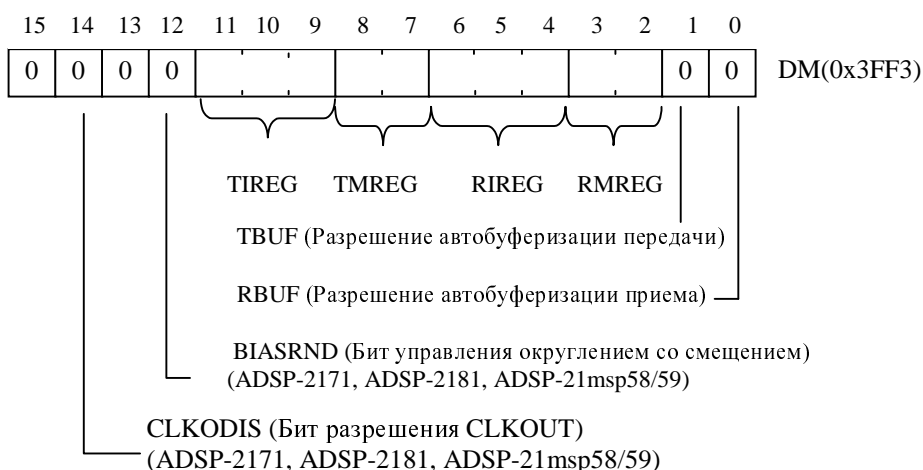
$$\text{RFSDIV} = \frac{\text{частота SCLK}}{\text{частота RFS}} - 1$$

Приложение Е

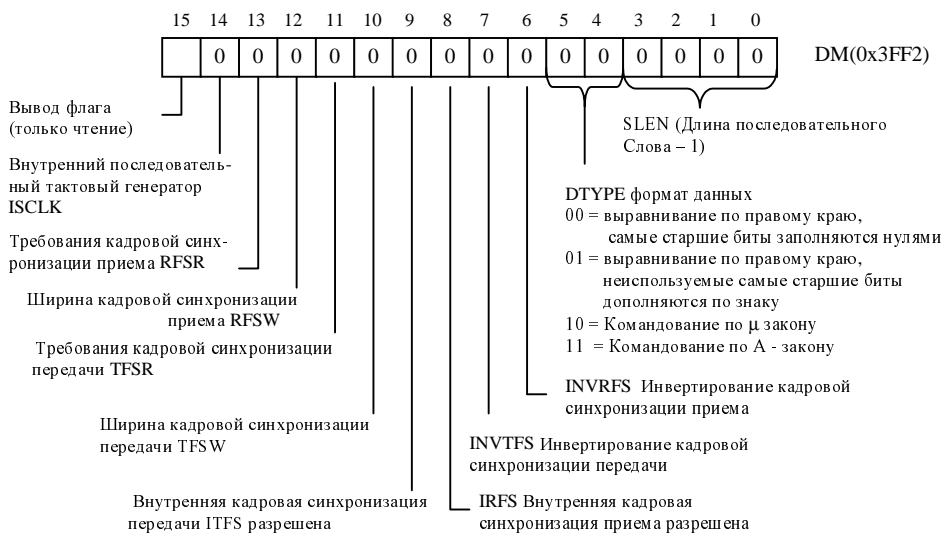
РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры, отображенные в карте памяти

Регистр управления автобуферизацией SPORT0
(нет в ADSP-2105)



Регистр управления SPORT1



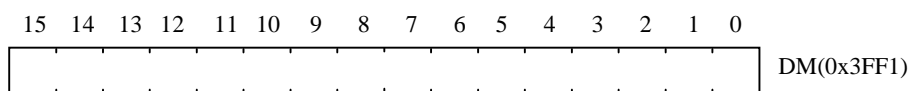
Приложение Е

РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры, отображенные в карте памяти

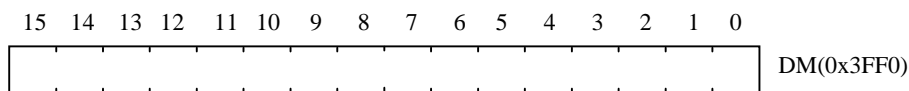
SPORT1 SCLKDIV

Модуль деления последовательных тактовых импульсов



SPORT1 RFSDIV

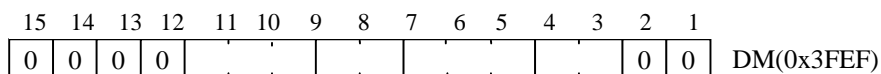
Модуль деления кадровых синхронных импульсов приема



$$\text{SCLKDIV} = \frac{\text{частота CLKOUT}}{2 * (\text{частота SCLK})} - 1$$

$$\text{RFSDIV} = \frac{\text{частота SCLK}}{\text{частота RFS}} - 1$$

Регистр управления автобуферизацией SPORT1 (нет в ADSP-21msp5x)



TIREG TMREG RIREG RMREG

TBUF (Разрешение автобуферизации передачи)

RBUF (Разрешение автобуферизации приема)

PUCR (Перезапуск при подаче питания

1=программный перезапуск

0=возобновление выполнения программы)

PDFORCE (Принудительный вход в режим

пониженной мощности

1=принудительно направляет процессор по вектору прерывания пониженной мощности)

XTALDELAY(Задержка запуска процессора из режима

пониженной мощности 4096 циклов

1 = задержка, 0 = нет задержки)

XTALDIS (Блокирование вывода XTAL в режиме

пониженной мощности

1=блокирован, 0=активизирован

(Вывод XTAL должен быть блокирован

когда к процессору не подсоединен

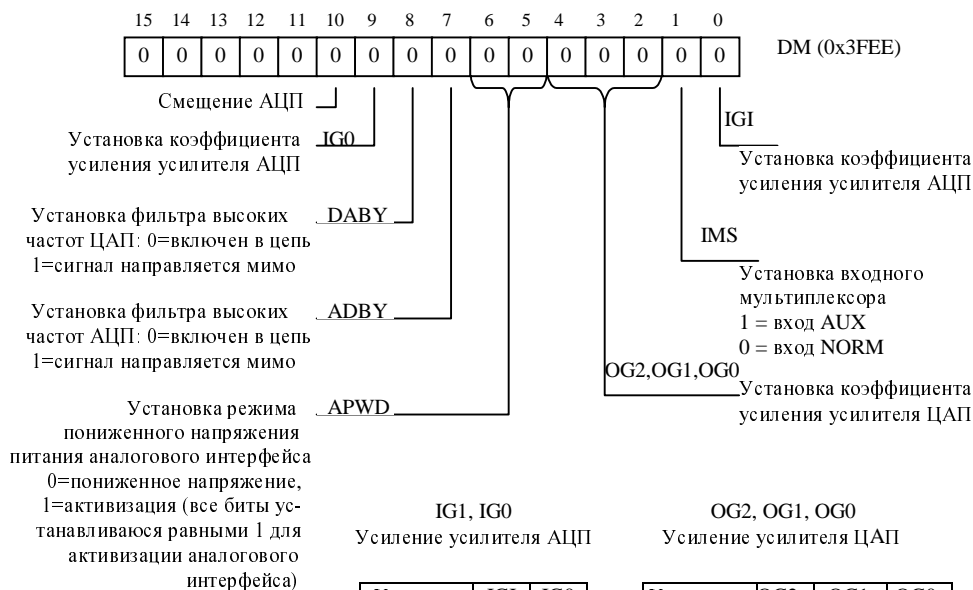
внешний кварцевый генератор))

Приложение Е

РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры, отображенные в карте памяти

Регистр управления аналоговым интерфейсом (только в ADSP-21msp5x)



Усиление	IG1	IG0
0 дБ	0	0
+6 дБ	0	1
+20 дБ	1	0
+26 дБ	1	1

Усиление	OG2	OG1	OG0
+6 дБ	0	0	0
+3 дБ	0	0	1
0 дБ	0	1	0
-3 дБ	0	1	1
-6 дБ	1	0	0
-9 дБ	1	0	1
-12 дБ	1	1	0
-15 дБ	1	1	1

Регистры аналоговых данных (только ADSP-21msp5x)

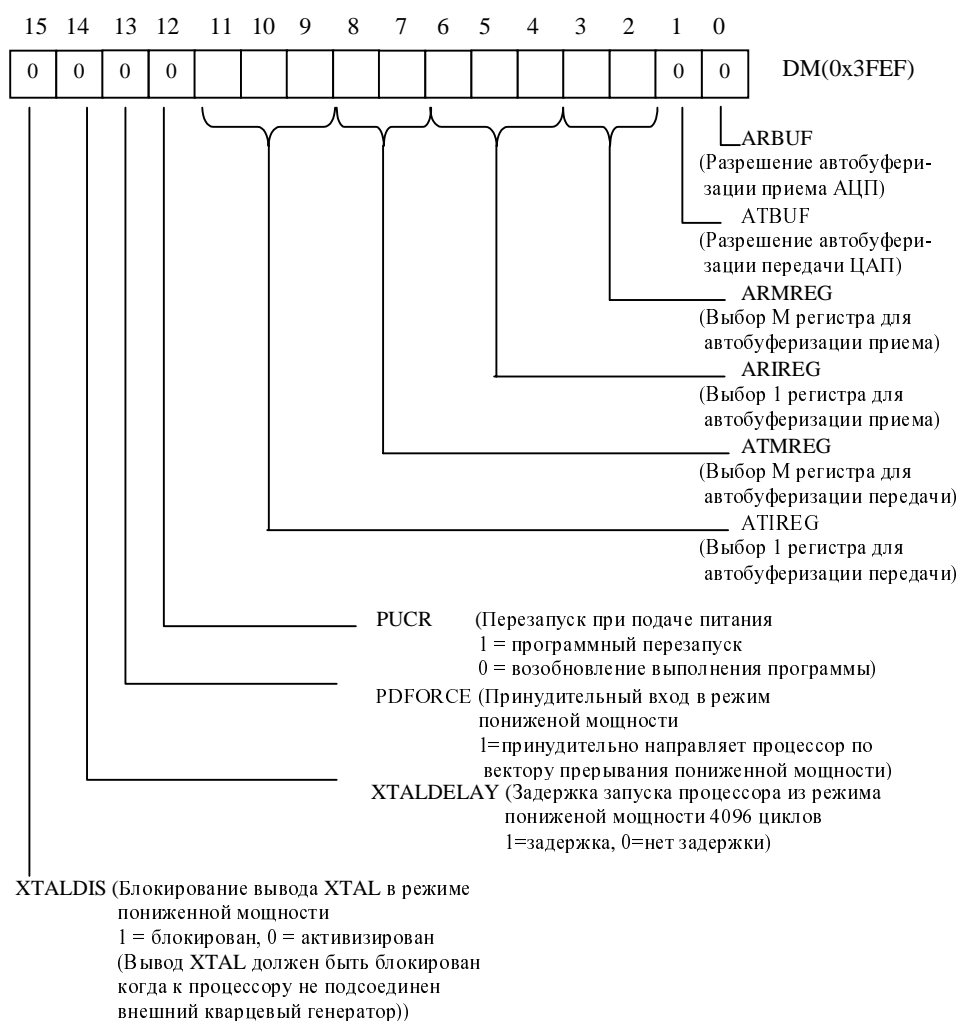


Приложение Е

РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры, отображаемые в карте памяти

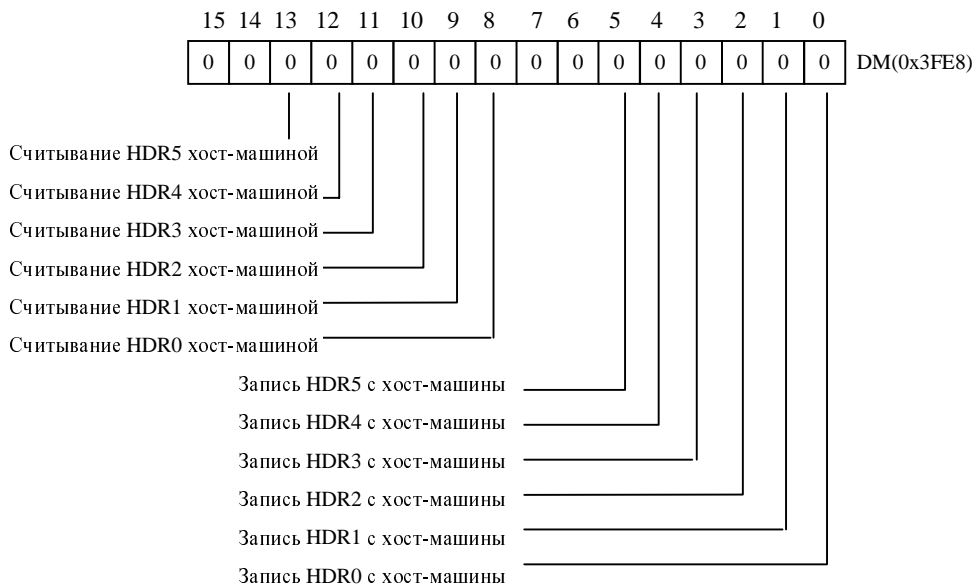
**Регистр управления автобуферизацией аналогового порта
(только ADSP-21msp5x)**



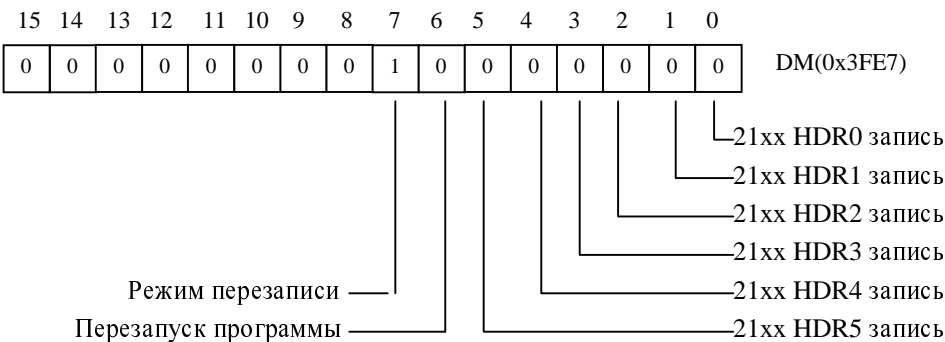
Приложение Е РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры, отображенные в карте памяти

Регистр HMASK
(только ADSP-2111, ADSP-2171, ADSP-21msp5x)

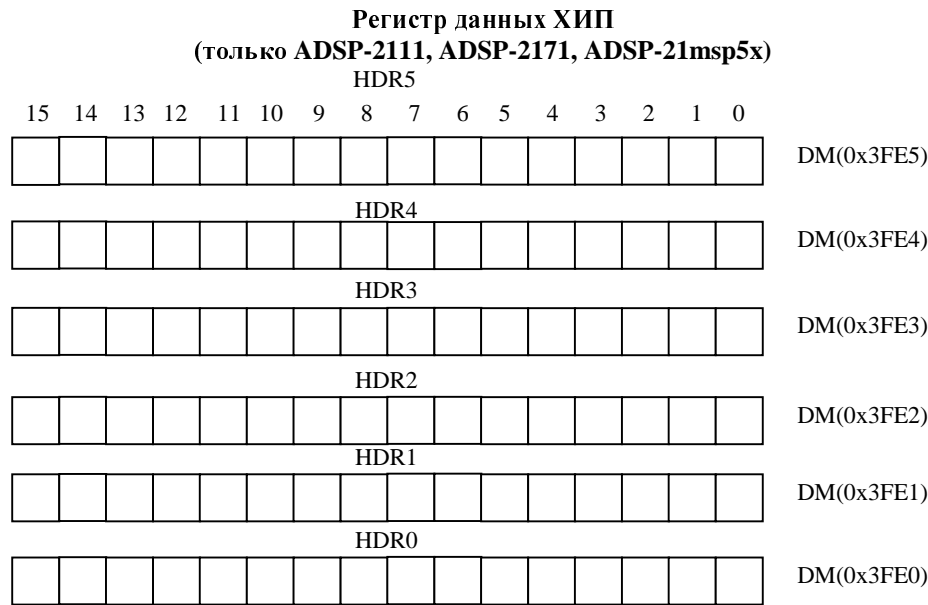
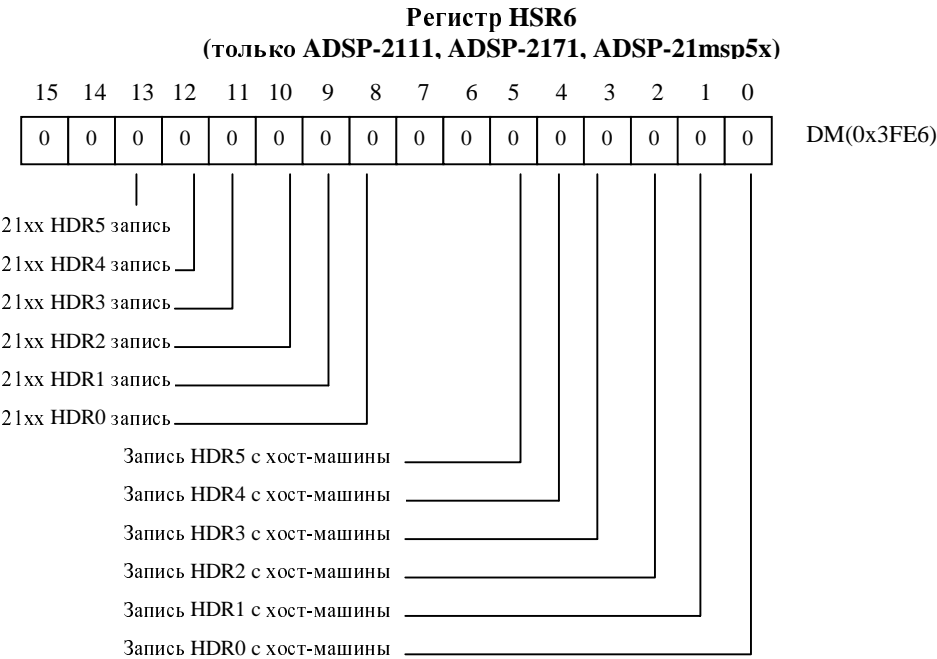


Регистр HSR7
(только ADSP-2111, ADSP-2171, ADSP-21msp5x)



Приложение Е
РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры, отображенные в карте памяти

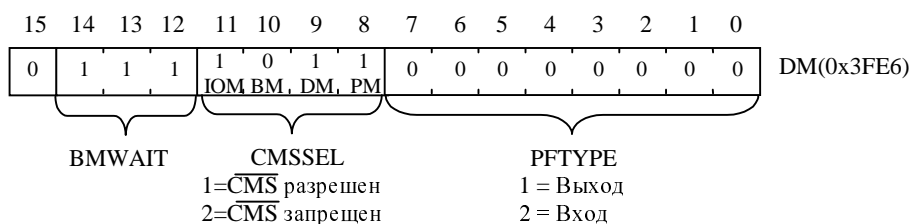


Приложение Е

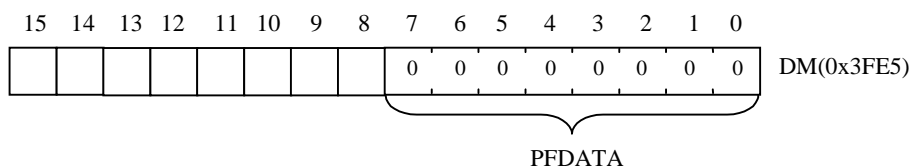
РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры, отображенные в карте памяти

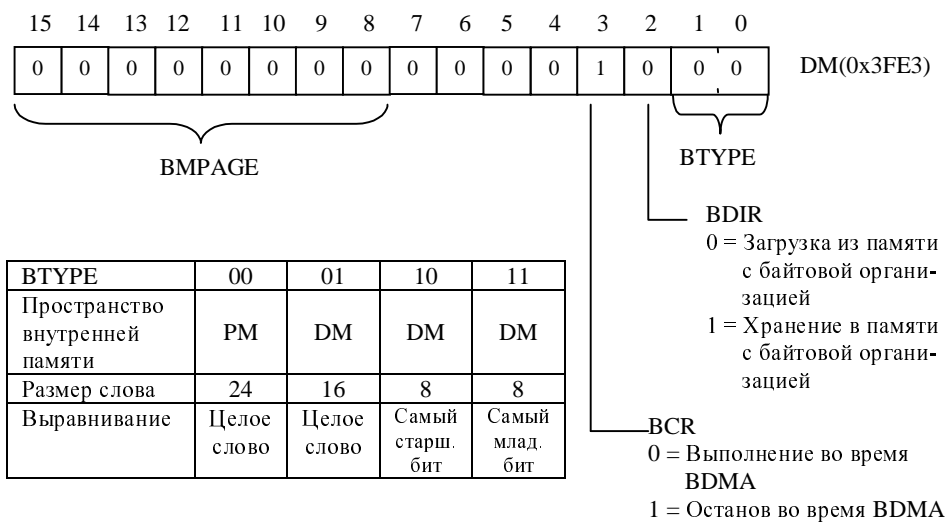
Регистр выбора составной памяти и программируемых флагов (только ADSP-2181)



Программируемый флаг данных (только ADSP-2181)



Регистр управления портом прямого побайтового доступа к памяти (BDMA) – (только ADSP-2181)



Отображаемые в карте памяти регистры

Diagram illustrating the bit fields of the DM(0x3FE4) register:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

The bits 13 through 0 are grouped together and labeled **BWCOUNT**.

ИЛИ

Diagram illustrating the bit fields of the DM(0x3FE4) register:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

The bits 13 through 0 are grouped together and labeled **BWCOUNT**.

Diagram illustrating the BEAD (Basic Error Detection) structure for DM(0x3FE2). The structure is a 16-bit register divided into two main sections:

- BEAD Section:** A 14-bit section (bits 13 to 0) containing the BEAD value. The bits are labeled 15, 14, 13, 12, 11, 10, 9, 8, 7, 6, 5, 4, 3, 2, 1, 0. The BEAD value is 0x3FE2, which is 0011 1111 1110 1010 in binary.
- DM(0x3FE2) Section:** A 2-bit section (bits 15 and 14) containing the DM value. The bits are labeled 15 and 14. The DM value is 0x3, which is 0011 in binary.

The BEAD section is highlighted with a bracket and labeled "BEAD".

Diagram illustrating the bit fields for DM(0x3FE1) and BIAD:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

The bits from 13 to 0 are grouped under the label **DM(0x3FE1)**. The bits from 13 to 0 are also grouped under the label **BIAD**.

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0

DM(0x3FE0)

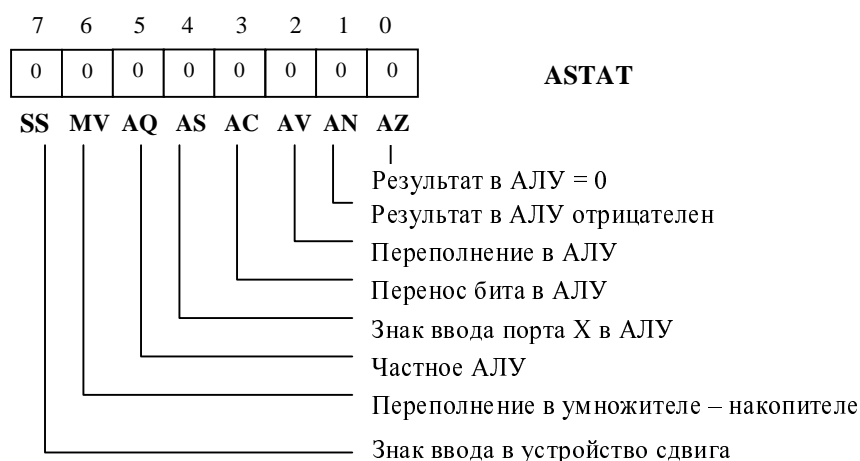
IDMAA
Тип памяти: 0 = PM
1 = DM

IDMAA
Начальный адрес

Приложение Е

РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры не отображенные в карте памяти

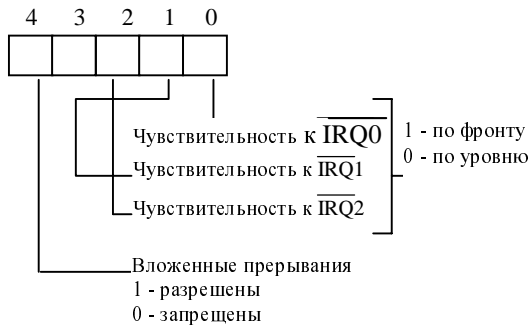


Приложение Е

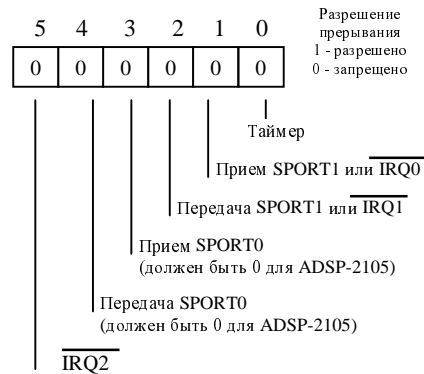
РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры не отображенные в карте

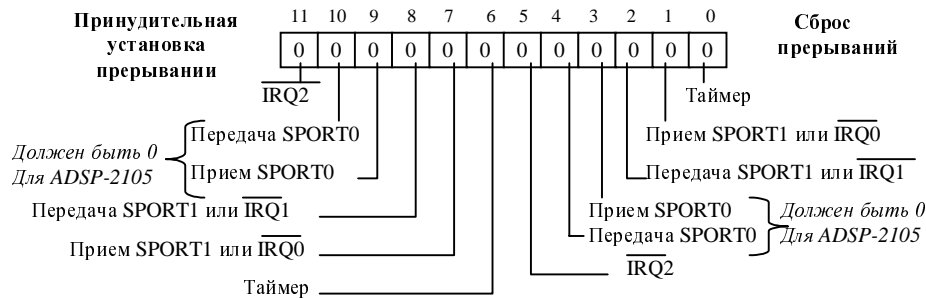
ICNTL



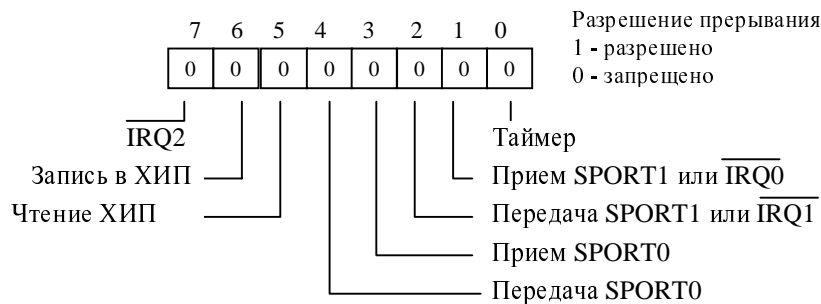
IMASK (ADSP-2101,ADSP-2105,ADSP-2115)



IFS (только запись)
(ADSP-2101,ADSP-2105,ADSP-2115,ADSP-2111)



IMASK (ADSP-2111)

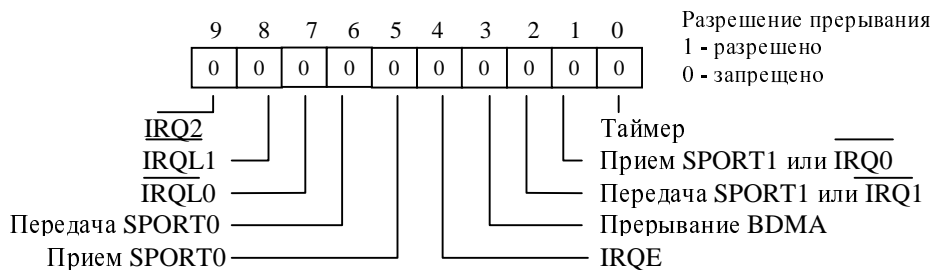


Приложение Е

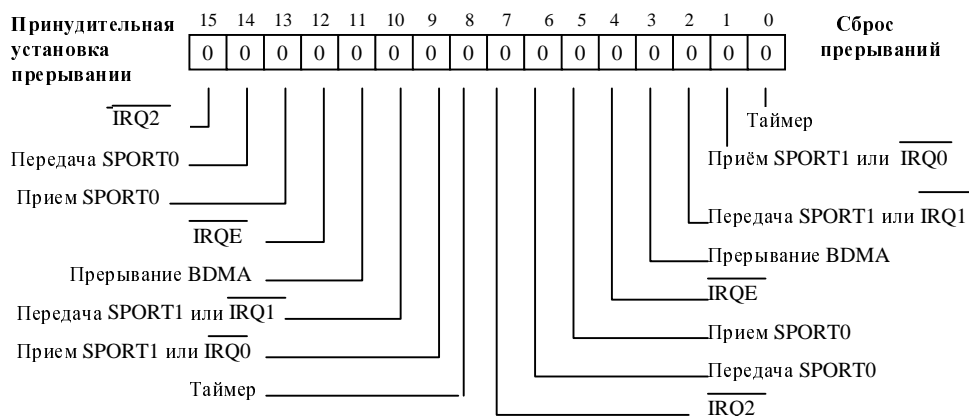
РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры не отображенные в карте памяти

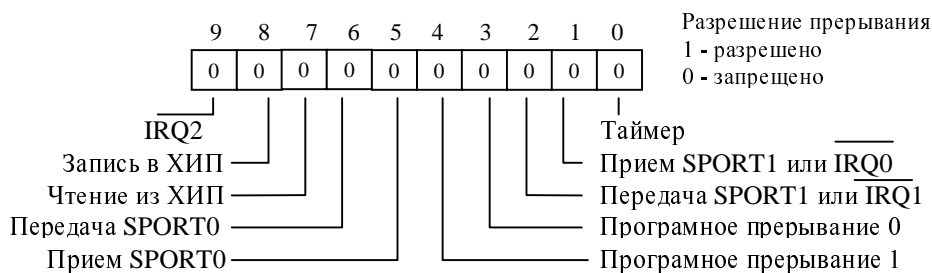
IMASK (ADSP-2181)



IFC (только запись) (ADSP-2181)



IMASK (ADSP-2171)



Приложение Е РЕГИСТРЫ УПРАВЛЕНИЯ/СОСТОЯНИЯ

Регистры не отображенные в карте памяти

